



(12) 发明专利

(10) 授权公告号 CN 109979410 B

(45) 授权公告日 2021.05.18

(21) 申请号 201910405925.7

(22) 申请日 2019.05.15

(65) 同一申请的已公布的文献号
申请公布号 CN 109979410 A

(43) 申请公布日 2019.07.05

(30) 优先权数据
107137789 2018.10.25 TW(73) 专利权人 友达光电股份有限公司
地址 中国台湾新竹市(72) 发明人 林峻锋 洪凯尉 杨创丞 林逸承
李明贤(74) 专利代理机构 隆天知识产权代理有限公司
72003

代理人 傅磊 黄艳

(51) Int.Cl.

G09G 3/36 (2006.01)

G09G 3/34 (2006.01)

G09G 3/32 (2016.01)

(56) 对比文件

CN 105719607 A, 2016.06.29

CN 107230454 A, 2017.10.03

CN 106448556 A, 2017.02.22

CN 105590593 A, 2016.05.18

JP 2017146535 A, 2017.08.24

JP 2009237248 A, 2009.10.15

US 2018261150 A1, 2018.09.13

审查员 李潇

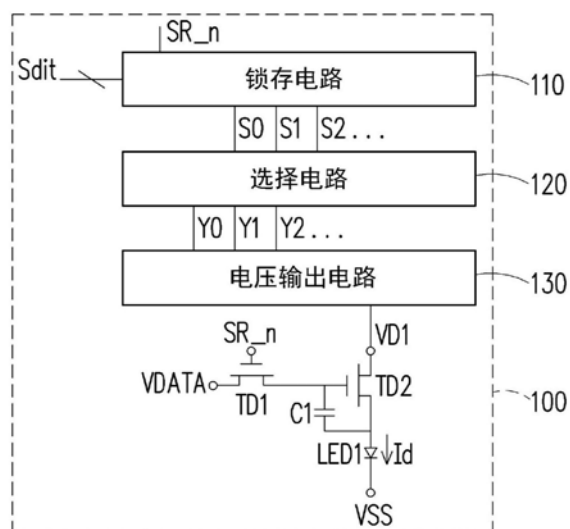
权利要求书2页 说明书9页 附图5页

(54) 发明名称

显示装置及其发光区域的驱动方法

(57) 摘要

一种显示装置及其发光区域的驱动方法。显示装置包括多个发光区域。各个发光区域包括锁存电路、选择电路、电压输出电路、数据晶体管、驱动晶体管、电容及发光二极管。锁存电路锁存与数据电压对应的多个数字控制信号。选择电路依据经锁存的数字控制信号提供多个选择信号。电压输出电路依据选择信号提供驱动电压,其中反应数据电压的下降,驱动电压也随着下降。数据晶体管接收数据电压及位移信号。驱动晶体管耦接于数据晶体管、驱动电压及发光二极管之间。电容耦接于驱动晶体管的控制端及第二端之间。



1. 一种显示装置, 包括:

多个发光区域, 各该些发光区域包括:

一锁存电路, 接收与一数据电压对应的多个数字控制信号及一位移信号, 并依据该位移信号锁存该些数字控制信号;

一选择电路, 耦接该锁存电路, 以接收经锁存的该些数字控制信号, 并且提供多个选择信号, 其中该选择电路依据经锁存的该些数字控制信号致能该些选择信号的其中之一;

一电压输出电路, 耦接该选择电路, 以接收该些选择信号, 并且提供一驱动电压, 其中该驱动电压受控于该些选择信号, 并且反应该数据电压的下降, 该驱动电压也随着下降;

一数据晶体管, 具有接收该数据电压的一第一端、接收该位移信号的一控制端及一第二端;

一驱动晶体管, 具有接收该驱动电压的一第一端、耦接该数据晶体管的该第二端的一控制端及一第二端;

一电容, 耦接于该驱动晶体管的该控制端及该驱动晶体管的该第二端之间; 以及

一发光二极管, 耦接于该驱动晶体管的该第二端与一系统低电压之间。

2. 如权利要求1所述的显示装置, 其中反应该数据电压的下降, 该驱动电压也随着下降至大于等于使流经该发光二极管的一发光电流维持不变的一最小电压电平。

3. 如权利要求2所述的显示装置, 其中反应该数据电压的下降, 该驱动电压也随着下降至该最小电压电平加上一增量电压。

4. 如权利要求3所述的显示装置, 其中当该数据电压位于一变动临界电压与一最大灰阶电压之间时, 该驱动电压维持于一最大驱动电压。

5. 如权利要求4所述的显示装置, 其中当该增量电压越大, 该变动临界电压越低。

6. 如权利要求1所述的显示装置, 其中该锁存电路包括多个锁存单元, 个别接收该些数字控制信号, 以提供该些数字控制信号的其中之一及对应的反相数字控制信号。

7. 如权利要求6所述的显示装置, 其中该些锁存单元包括:

一第一反相器, 具有接收该些数字控制信号的其中之一的一输入端及一输出端;

一第一及闸, 具有耦接该第一反相器的该输出端的一第一输入端、接收该位移信号的一第二输入端及一输出端;

一第二及闸, 具有接收该些数字控制信号的其中之一的一第一输入端、接收该位移信号的一第二输入端及一输出端;

一第一反或闸, 具有耦接该第一及闸的该输出端的一第一输入端、一第二输入端及提供该些数字控制信号的其中之一的一输出端;

一第二反或闸, 具有耦接该第二及闸的该输出端的一第一输入端、耦接该第一反或闸的该输出端的一第二输入端及耦接该第一反或闸的该第二输入端且提供对应的反相数字控制信号的一输出端。

8. 如权利要求1所述的显示装置, 其中该选择电路包括多个传输闸, 个别接收该些数字控制信号的其中之一及对应的反相数字控制信号, 以决定为导通或截止, 其中部分的传输闸串接于一致能电压电平与对应的选择信号之间, 部分的传输闸个别耦接于该些传输闸的其中之一的一输出端与一禁能电压电平之间。

9. 如权利要求8所述的显示装置, 其中该致能电压电平与对应的选择信号之间串接的

传输闸的数量对应该些数字控制信号的数目。

10. 如权利要求8所述的显示装置,其中串接于一致能电压电平与对应的选择信号之间的该些传输闸个别接收不同的数字控制信号。

11. 如权利要求1所述的显示装置,其中该电压输出电路包括多个开关晶体管,个别具有接收多个驱动电平的其中之一的第一端、接收该些选择信号的其中之一的一控制端及耦接该驱动电压的一第二端。

12. 如权利要求1所述的显示装置,其中该些数字控制信号的数目对应该数据电压的一灰阶值范围的一位元数。

13. 如权利要求1所述的显示装置,其中该些数字控制信号及该数据电压由一数据提供电路所提供。

14. 如权利要求1所述的显示装置,还包括具有多个液晶像素的一液晶显示面板,各该些发光区域与该些液晶像素的部分重叠,以提供显示光至重叠的该些液晶像素。

15. 如权利要求1所述的显示装置,其中该些发光区域直接提供用以形成一彩色影像的光线。

16. 如权利要求1所述的显示装置,其中该发光二极管为一次毫米发光二极管。

17. 一种驱动方法,用以驱动一显示装置的多个发光区域,该些发光区域个别具有一发光二极管,该驱动方法包括:

接收一数据电压以决定由一驱动电压流经一发光二极管的一发光电流;

接收与一数据电压对应的多个数字控制信号,以调整该驱动电压,其中反应该数据电压的下降,该驱动电压也随着下降。

18. 如权利要求17所述的驱动方法,其中反应该数据电压的下降,该驱动电压也随着下降至使流经该发光二极管的一发光电流维持不变的一最小电压电平。

19. 如权利要求17所述的驱动方法,其中反应该数据电压的下降,该驱动电压也随着下降至使流经该发光二极管的一发光电流维持不变的一最小电压电平加上一增量电压。

20. 如权利要求19所述的驱动方法,其中当该数据电压位于一变动临界电压与一最大灰阶电压之间时,该驱动电压维持于一最大驱动电压,其中当该增量电压越大,该变动临界电压越低。

显示装置及其发光区域的驱动方法

技术领域

[0001] 本发明涉及一种显示装置,且特别涉及一种显示装置及其发光区域的驱动方法。

背景技术

[0002] 在显示技术中,发光二极管不断的微小化,以提供更多的应用。在显示装置中,发光二极管可应用为提供背光的背光模块,或者可直接应用为显示影像的显示接口。然而,为了使背光模块或显示接口具有更高的通用性,降低背光模块或显示接口的功率消耗则是一个重要的课题。

发明内容

[0003] 本发明提供一种显示装置及其发光区域的驱动方法,可节省功率消耗,但仍保持发光二极管的期望发光亮度。

[0004] 本发明的显示装置,包括多个发光区域。各个发光区域包括锁存电路、选择电路、电压输出电路、数据晶体管、驱动晶体管、电容及发光二极管。锁存电路接收与数据电压对应的多个数字控制信号及位移信号,并依据位移信号锁存这些数字控制信号。选择电路耦接锁存信号,以接收经锁存的这些数字控制信号,并且提供多个选择信号,其中选择电路依据经锁存的这些数字控制信号致能这些选择信号的其中之一。电压输出电路耦接选择电路,以接收这些选择信号,并且提供驱动电压,其中驱动电压受控于这些选择信号,并且反应数据电压的下降,驱动电压也随着下降。数据晶体管具有接收数据电压的第一端、接收位移信号的控制端及第二端。驱动晶体管具有接收驱动电压的第一端、耦接数据晶体管的第二端的控制端及第二端。电容耦接于驱动晶体管的控制端及驱动晶体管的第二端之间。发光二极管耦接于驱动晶体管的第二端与系统低电压之间。

[0005] 本发明的驱动方法,用以驱动一显示装置的多个发光区域,这些发光区域个别具有一发光二极管,并且驱动方法包括下列步骤。接收数据电压以决定由驱动电压流经发光二极管的发光电流。接收与数据电压对应的多个数字控制信号,以调整驱动电压,其中反应数据电压的下降,驱动电压也随着下降。

[0006] 基于上述,本发明实施例的显示装置及其发光区域的驱动方法,其接收与数据电压对应的多个数字控制信号,以调整驱动电压,并且反应数据电压的下降,驱动电压也随着下降。因此,当发光区域的发光灰阶值越低,可节省更多功率,但仍保持发光二极管的发光亮度。

[0007] 为让本发明的上述特征和优点能更明显易懂,下文特举实施例,并配合说明书附图作详细说明如下。

附图说明

[0008] 图1A为依据本发明一实施例的发光区域的系统示意图。

[0009] 图1B为依据本发明一实施例的发光区域的驱动晶体管的特性示意图。

- [0010] 图2为依据本发明一实施例的发光区域的电路示意图。
- [0011] 图3A为依据本发明一实施例的驱动电压随数据电压变动的模拟示意图。
- [0012] 图3B为依据本发明一实施例的驱动电压为固定电压的模拟示意图。
- [0013] 图4为依据本发明一实施例的显示装置的系统示意图。
- [0014] 图5为依据本发明一实施例的数据提供电路的系统示意图。
- [0015] 图6为依据本发明另一实施例的显示装置的系统示意图。
- [0016] 图7为依据本发明一实施例的显示装置的发光区域的驱动方法的流程图。
- [0017] 附图标记说明：
- [0018] 10、20:显示装置
- [0019] 11:位移控制电路
- [0020] 13:数据提供电路
- [0021] 15:发光区域
- [0022] 21:显示面板
- [0023] 100、15:发光区域
- [0024] 110:锁存电路
- [0025] 111、113、115:锁存单元
- [0026] 120:选择电路
- [0027] 130:电压输出电路
- [0028] 210:位移暂存器
- [0029] 220:输入暂存器
- [0030] 230:数据锁存器
- [0031] 240:电平移位器
- [0032] 250:数字模拟转换器
- [0033] 260:缓冲器
- [0034] AND1:第一及闸
- [0035] AND2:第二及闸
- [0036] C1:电容
- [0037] CLK:时钟信号
- [0038] DLX:显示数据
- [0039] Id:发光电流
- [0040] INT:第一反相器
- [0041] LED1:发光二极管
- [0042] LEN:锁存致能信号
- [0043] LHS:水平信号线
- [0044] M0~M7:开关晶体管
- [0045] NOR1:第一反或闸
- [0046] NOR2:第二反或闸
- [0047] PX:液晶像素
- [0048] S0~S2、 $\overline{S0} \sim \overline{S2}$:信号

- [0049] S111~S116、S120、S130:曲线
- [0050] Sdit、Sdit0~Sdit2:数字控制信号
- [0051] SET:设定信号
- [0052] SR_1~SR_3、SR_n:位移信号
- [0053] STR:触发信号
- [0054] TD1:数据晶体管
- [0055] TD2:驱动晶体管
- [0056] TG11~TG14、TG21~TG28、TG31~TG38、TG41~TG48:传输闸
- [0057] VD1:驱动电压
- [0058] VDATA:数据电压
- [0059] VDD:系统高电压
- [0060] VDD_max:最大驱动电压电平
- [0061] VDD0~VDD7:驱动电平
- [0062] VDX:模拟驱动电压
- [0063] VG1、VS1:电压
- [0064] VLS:垂直信号线
- [0065] Vref:参考电压
- [0066] VSS:系统低电压
- [0067] VTm:变动临界电压
- [0068] XDB:蓝色显示数据
- [0069] XDG:绿色显示数据
- [0070] XDR:红色显示数据
- [0071] Y0~Y7:选择信号
- [0072] S710、S720:步骤

具体实施方式

[0073] 除非另有定义,本文使用的所有术语(包括技术和科学术语)具有与本发明所属领域的普通技术人员通常理解的相同的含义。将进一步理解的是,诸如在通常使用的字典中定义的那些术语应当被解释为具有与它们在相关技术和本发明的上下文中的含义一致的含义,并且将不被解释为理想化的或过度正式的意义,除非本文中明确地这样定义。

[0074] 应当理解,尽管术语“第一”、“第二”、“第三”等在本文中可以用于描述各种元件、部件、区域、层及/或部分,但是这些元件、部件、区域、及/或部分不应受这些术语的限制。这些术语仅用于将一个元件、部件、区域、层或部分与另一个元件、部件、区域、层或部分区分开。因此,下面讨论的“第一元件”、“部件”、“区域”、“层”或“部分”可以被称为第二元件、部件、区域、层或部分而不脱离本文的教导。

[0075] 这里使用的术语仅仅是为了描述特定实施例的目的,而不是限制性的。如本文所使用的,除非内容清楚地指示,否则单数形式“一”、“一个”和“该”旨在包括多个形式,包括“至少一个”。“或”表示“及/或”。如本文所使用的,术语“及/或”包括一个或多个相关所列项目的任何和所有组合。还应当理解,当在本说明书中使用时,术语“包括”及/或“包括”指定

所述特征、区域、整体、步骤、操作、元件的存在及/或部件,但不排除一个或多个其它特征、区域整体、步骤、操作、元件、部件及/或其组合的存在或添加。

[0076] 图1A为依据本发明一实施例的发光区域的系统示意图。请参照图1A,在本实施例中,发光区域100是配置于显示装置中,并且可以作为显示面板的像素或背光模块的发光电路。发光区域100至少包括锁存电路110、选择电路120、电压输出电路130、数据晶体管TD1、驱动晶体管TD2、电容C1及发光二极管LED1。其中,发光二极管LED1例如为次毫米发光二极管,但本发明实施例不以此为限。

[0077] 锁存电路110接收与数据电压VDATA对应的多个数字控制信号Sdit及位移信号SR_n,并依据位移信号SR_n锁存这些数字控制信号Sdit,其中n为正整数。选择电路120耦接锁存电路110,以接收经锁存的数字控制信号(如信号S0~S2),并且提供多个选择信号(如Y0~Y2),其中选择电路120依据经锁存的数字控制信号(如信号S0~S2)致能这些选择信号(如信号Y0~Y2)的其中之一。

[0078] 电压输出电路130耦接选择电路120,以接收这些选择信号(如Y0~Y2),并且提供驱动电压VD1。数据晶体管TD1具有接收数据电压VDTAT的第一端、接收位移信号SR_n的控制端及第二端。驱动晶体管TD2具有接收驱动电压VD1的第一端、耦接数据晶体管TD1的第二端的控制端及第二端。电容C1耦接于驱动晶体管TD2的控制端及驱动晶体管TD2的第二端之间。发光二极管LED1耦接于驱动晶体管TD2的第二端与系统低电压VSS之间。

[0079] 在本实施例中,驱动电压VD1受控于选择信号(如Y0~Y2)而决定其电压电平,亦即反应数据电压VDATA的下降,驱动电压VD1也随着下降亦即。换言之,在流经发光二极管LED1的发光电流Id维持不变的情况下,数据电压VDATA越低(可视为对应的灰阶值越低),驱动电压VD1越低;数据电压VDATA越高(可视为对应的灰阶值越高),驱动电压VD1越高。

[0080] 由于发光电流Id不变,因此发光二极管LED1的发光亮度不受影响,但是随着驱动电压VD1的下降,发光区域100的整体电力消耗会降低。

[0081] 图1B为依据本发明一实施例的发光区域的驱动晶体管的特性示意图。请参照图1A及图1B,其中曲线S120区隔驱动晶体管TD2的线性区及饱和区,并且驱动晶体管TD2主要是操作于饱和区。曲线S111~S116示出各个数据电压VDATA(亦即各个灰阶值)随着驱动电压VD1变化的曲线,其中曲线S111例如对应灰阶值128,曲线S116例如对应灰阶值255。一般而言,驱动电压VD1是为固定值,并且为了适用于所有的灰阶值(如曲线S111~S116)所示,驱动电压VD1会设定为最大驱动电压电平VDD_{max}。

[0082] 在本实施例中,反应数据电压VDATA(亦即灰阶值)的下降,驱动电压VD1也随着下降至大于等于使流经发光二极管LED1的发光电流Id维持不变的最小驱动电压电平(亦即对应的灰阶值曲线S112~S116与曲线S120的交错点)。亦即,当数据电压VDATA(亦即灰阶值)不为最大值时,驱动电压VD1可随着对应的灰阶值曲线(如S112~S116)而设定为曲线S120与最大驱动电压电平VDD_{max}之间,并且灰阶值越高则驱动电压VD1可不变或越高。

[0083] 进一步来说,如曲线S130所示,为了避免因驱动晶体管TD2的特性问题使得驱动电压VD1跳到曲线S120左侧,亦即流经发光二极管LED1的发光电流Id过度降低,而影响了发光二极管LED1的发光亮度,可以反应数据电压VDATA的下降,驱动电压VD1也随着下降至最小驱动电压电平(亦即对应的灰阶值曲线S112~S116与曲线S120的交错点)加上增量电压 ΔV (等同于将曲线S120向右偏移增量电压 ΔV)。

[0084] 此时,由于驱动电压VD1最多设定为最大驱动电压电平VDD_{max},因此除了最大灰阶值外,部分灰阶值的驱动电压VD1是设定为最大驱动电压电平VDD_{max},而其他灰阶值的驱动电压VD1是设定小于最大驱动电压电平VDD_{max}。举例来说,当数据电压VDATA位于变动临界电压VT_m与最大灰阶电压(亦即对应曲线S111)之间时,驱动电压VD1维持于最大驱动电压电平VDD_{max}。并且,当增量电压 ΔV 越大,变动临界电压VT_m越低。

[0085] 图2为依据本发明一实施例的发光区域的电路示意图。请参照图1A及图2,在本实施例中,数字控制信号Sdit的数目以3为例(以数字控制信号Sdit0~Sdit2为例),亦即数字控制信号Sdit为3位元的信号,其中数字控制信号Sdit的数目对应数据电压VDATA的灰阶值范围的位元数,亦即数字控制信号Sdit的位元数可小于等于数据电压VDATA的灰阶值范围的位元数。并且,数字控制信号Sdit可以是数据电压VDATA中的多个最高位元。

[0086] 锁存电路110包括多个锁存单元(如111、113、115),个别接收数字控制信号Sdit0~Sdit2,以个别提供锁存的数字控制信号Sdit0~Sdit2的其中之一作为信号S0~S2及对应的反相数字控制信号(如信号 $\overline{S0}$ 、 $\overline{S1}$ 、 $\overline{S2}$),其中信号S0~S2可视为经锁存后的数字控制信号Sdit0~Sdit2,并且信号 $\overline{S0}$ 、 $\overline{S1}$ 、 $\overline{S2}$ 则是信号S0~S2的反相信号。

[0087] 各个锁存单元(如111、113、115)包括第一反相器INT、第一及闸AND1、第二及闸AND2、第一反或闸NOR1及第二反或闸NOR2。第一反相器INT具有接收对应的一个数字控制信号(如Sdit0~Sdit2)的输入端及输出端。第一及闸AND1具有耦接第一反相器INT的输出端的第一输入端、接收位移信号SR_n的第二输入端及输出端。第二及闸AND2具有接收对应的一个数字控制信号(如Sdit0~Sdit2)的第一输入端、接收位移信号SR_n的第二输入端及输出端。

[0088] 第一反或闸NOR1具有耦接第一及闸AND1的输出端的第一输入端、第二输入端及提供对应的信号(如信号S0~S2)的输出端。第二反或闸NOR2具有耦接第二及闸AND2的输出端的第一输入端、耦接第一反或闸NOR1的输出端的第二输入端及耦接第一反或闸NOR1的第二输入端且提供对应的信号(如信号 $\overline{S0}$ 、 $\overline{S1}$ 、 $\overline{S2}$)的输出端。依据上述,锁存单元111接收位移信号SR_n及数字控制信号Sdit0,以提供信号S0及 $\overline{S0}$;锁存单元113接收位移信号SR_n及数字控制信号Sdit1,以提供信号S1及 $\overline{S1}$;锁存单元115接收位移信号SR_n及数字控制信号Sdit2,以提供信号S2及 $\overline{S2}$ 。

[0089] 选择电路120包括传输闸TG11~TG14、TG21~TG28、TG31~TG38及TG41~TG48,传输闸TG11~TG14、TG21~TG28、TG31~TG38及TG41~TG48个别自锁存电路110接收对应的信号S0~S2中的一个及信号 $\overline{S0}$ 、 $\overline{S1}$ 、 $\overline{S2}$ 中的一个,以决定为导通或截止。并且,部分的传输闸(如TG11~TG14、TG21~TG28、TG31~TG38及TG41~TG48)串接于致能电压电平(在此以系统低电压VSS为例)与对应的选择信号(如Y0~Y7)之间,部分的传输闸(如TG11~TG14、TG21~TG28、TG31~TG38及TG41~TG48)个别耦接于传输闸(如TG11~TG14、TG21~TG28、TG31~TG38及TG41~TG48)的其中之一输出端与禁能电压电平(在此以系统高电压VDD为例)之间。

[0090] 传输闸TG11具有接收系统低电压VSS的输入端、接收信号S2的正控制端、接收信号 $\overline{S2}$ 的负控制端及输出端。传输闸TG12具有接收系统高电压VDD的输入端、接收信号 $\overline{S2}$ 的正

控制端、接收信号S2的负控制端及耦接传输闸TG11的输出端的输出端。传输闸TG13具有接收系统低电压VSS的输入端、接收信号 $\overline{S2}$ 的正控制端、接收信号S2的负控制端及输出端。传输闸TG14具有接收系统高电压VDD的输入端、接收信号S2的正控制端、接收信号 $\overline{S2}$ 的负控制端及耦接传输闸TG13的输出端的输出端。

[0091] 传输闸TG21具有耦接传输闸TG11的输出端的输入端、接收信号S1的正控制端、接收信号 $\overline{S1}$ 的负控制端及输出端。传输闸TG22具有接收系统高电压VDD的输入端、接收信号 $\overline{S1}$ 的正控制端、接收信号S1的负控制端及耦接传输闸TG21的输出端的输出端。传输闸TG23具有耦接传输闸TG11的输出端的输入端、接收信号 $\overline{S1}$ 的正控制端、接收信号S1的负控制端及输出端。传输闸TG24具有接收系统高电压VDD的输入端、接收信号S1的正控制端、接收信号 $\overline{S1}$ 的负控制端及耦接传输闸TG23的输出端的输出端。

[0092] 传输闸TG25具有耦接传输闸TG13的输出端的输入端、接收信号S1的正控制端、接收信号 $\overline{S1}$ 的负控制端及输出端。传输闸TG26具有接收系统高电压VDD的输入端、接收信号 $\overline{S1}$ 的正控制端、接收信号S1的负控制端及耦接传输闸TG25的输出端的输出端。传输闸TG27具有耦接传输闸TG13的输出端的输入端、接收信号 $\overline{S1}$ 的正控制端、接收信号S1的负控制端及输出端。传输闸TG28具有接收系统高电压VDD的输入端、接收信号S1的正控制端、接收信号 $\overline{S1}$ 的负控制端及耦接传输闸TG27的输出端的输出端。

[0093] 传输闸TG31具有耦接传输闸TG21的输出端的输入端、接收信号S0的正控制端、接收信号 $\overline{S0}$ 的负控制端及提供选择信号Y7的输出端。传输闸TG32具有接收系统高电压VDD的输入端、接收信号 $\overline{S0}$ 的正控制端、接收信号S0的负控制端及耦接传输闸TG31的输出端的输出端。传输闸TG33具有耦接传输闸TG21的输出端的输入端、接收信号 $\overline{S0}$ 的正控制端、接收信号S0的负控制端及提供选择信号Y6的输出端。传输闸TG34具有接收系统高电压VDD的输入端、接收信号S0的正控制端、接收信号 $\overline{S0}$ 的负控制端及耦接传输闸TG33的输出端的输出端。

[0094] 传输闸TG35具有耦接传输闸TG23的输出端的输入端、接收信号S0的正控制端、接收信号 $\overline{S0}$ 的负控制端及提供选择信号Y5的输出端。传输闸TG36具有接收系统高电压VDD的输入端、接收信号 $\overline{S0}$ 的正控制端、接收信号S0的负控制端及耦接传输闸TG35的输出端的输出端。传输闸TG37具有耦接传输闸TG23的输出端的输入端、接收信号 $\overline{S0}$ 的正控制端、接收信号S0的负控制端及提供选择信号Y4的输出端。传输闸TG38具有接收系统高电压VDD的输入端、接收信号S0的正控制端、接收信号 $\overline{S0}$ 的负控制端及耦接传输闸TG37的输出端的输出端。

[0095] 传输闸TG41具有耦接传输闸TG25的输出端的输入端、接收信号S0的正控制端、接收信号 $\overline{S0}$ 的负控制端及提供选择信号Y3的输出端。传输闸TG42具有接收系统高电压VDD的输入端、接收信号 $\overline{S0}$ 的正控制端、接收信号S0的负控制端及耦接传输闸TG41的输出端的输

出端。传输闸TG43具有耦接传输闸TG25的输出端的输入端、接收信号 $\overline{S0}$ 的正控制端、接收信号S0的负控制端及提供选择信号Y2的输出端。传输闸TG44具有接收系统高电压VDD的输入端、接收信号S0的正控制端、接收信号 $\overline{S0}$ 的负控制端及耦接传输闸TG43的输出端的输出端。

[0096] 传输闸TG45具有耦接传输闸TG27的输出端的输入端、接收信号S0的正控制端、接收信号 $\overline{S0}$ 的负控制端及提供选择信号Y1的输出端。传输闸TG46具有接收系统高电压VDD的输入端、接收信号 $\overline{S0}$ 的正控制端、接收信号S0的负控制端及耦接传输闸TG45的输出端的输出端。传输闸TG47具有耦接传输闸TG27的输出端的输入端、接收信号 $\overline{S0}$ 的正控制端、接收信号S0的负控制端及提供选择信号Y0的输出端。传输闸TG48具有接收系统高电压VDD的输入端、接收信号S0的正控制端、接收信号 $\overline{S0}$ 的负控制端及耦接传输闸TG47的输出端的输出端。

[0097] 电压输出电路130包括七个开关晶体管M0~M7,个别具有接收多个驱动电平(VDD0~VDD7)的其中之一的第一端、接收选择信号(如Y0~Y7)的其中之一控制端及耦接驱动电压VD1的第二端。

[0098] 依据上述,若数字控制信号Sdit2~Sdit0按序为“111”,则传输闸TG11、TG14、TG21、TG24、TG25、TG28、TG31、TG34、TG35、TG38、TG41、TG44、TG45及TG48会导通,其余传输闸会呈现截止。因此,系统低电压VSS会经由导通的传输闸TG11、TG21及TG31传送至选择信号Y7,而使选择信号Y7为致能准位,其余选择信号Y0~Y6则为禁能电平。接着,开关晶体管M7导通,且其余开关晶体管M0~M6为截止,因此驱动电平VDD7(例如为8伏特)会提供至驱动晶体管TD2以作为驱动电压VD1。

[0099] 若数字控制信号Sdit2~Sdit0按序为“110”,则传输闸TG11、TG14、TG21、TG24、TG25、TG28、TG32、TG33、TG36、TG37、TG42、TG43、TG46及TG47会导通,其余传输闸会呈现截止。因此,系统低电压VSS会经由导通的传输闸TG11、TG21及TG33传送至选择信号Y6,而使选择信号Y6为致能电平,其余选择信号Y0~Y5、Y7则为禁能电平。接着,开关晶体管M6导通,且其余开关晶体管M0~M5、M7为截止,因此驱动电平VDD6(例如为7伏特)会提供至驱动晶体管TD2以作为驱动电压VD1。其余状态则以此类推,在此则不再赘述。

[0100] 在本实施例中,锁存单元111、113、115是以RS触发器为例,但本发明实施例不以此为限。此外,致能电压电平(例如系统低电压VSS)与对应的选择信号(如Y0~Y7)之间串接的传输闸(如TG11~TG14、TG21~TG28、TG31~TG38及TG41~TG48)的数量对应数字控制信号(如Sdit0~Sdit2)的数目,并且串接于致能电压电平(例如系统低电压VSS)与对应的选择信号(如Y1~Y7)之间的传输闸(如TG11~TG14、TG21~TG28、TG31~TG38及TG41~TG48)个别接收对应不同数字控制信号(如Sdit0~Sdit2)的锁存信号(如信号S0~S2、 $\overline{S0}$ 、 $\overline{S1}$ 、 $\overline{S2}$)。

[0101] 图3A为依据本发明一实施例的驱动电压随数据电压变动的模拟示意图。图3B为依据本发明一实施例的驱动电压为固定电压的模拟示意图。请参照图1A、图3A及图3B,在本实施例中,电压VG1为驱动晶体管TD2的栅极电压(对应于数据电压VDATA),电压VS1为驱动晶体管TD2的源极电压。由图3A及图3B可见到,当电压VG1为1.45或3.46伏(V)时,驱动电压VD1

可大幅降低,但发光电流 I_d 仅会小幅度的变动。因此,在低灰阶的情况下,可降低驱动电压 V_{D1} 来降低功耗,但发光二极管LED1的发光亮度仍可具有一定程度的维持。

[0102] 图4为依据本发明一实施例的显示装置的系统示意图。请参照图4,在本实施例中,显示装置10至少包括位移控制电路11、数据提供电路13、发光区域15、多个垂直信号线LVS及多个水平信号线LHS,其中发光区域15可参照图1A所示发光区域100。其中,位移控制电路11用以提供多个位移信号(如 $SR_1 \sim SR_3$),并且数据提供电路13用以提供数据电压 V_{DATA} 及多个数字控制信号 S_{dit} 。

[0103] 发光区域15耦接对应的多个水平信号线LHS,并且通过对应的水平信号线LHS耦接至位移控制电路11,以接收到对应的位移信号(如 $SR_1 \sim SR_3$)。另一方面,发光区域15耦接对应的多个垂直信号线LVS,并且通过对应的多个垂直信号线LVS耦接至数据提供电路13,以接收到对应的数据电压 V_{DATA} 及对应的多个数字控制信号 S_{dit} 。

[0104] 发光区域15依据对应的位移信号(如 $SR_1 \sim SR_3$)存储所接收的对应的数据电压 V_{DATA} ,同时锁存所接收的多个数字控制信号 S_{dit} 。发光区域15依据所存储的数据电压 V_{DATA} 决定发光的亮度,并且通过所锁存的多个数字控制信号 S_{dit} ,发光区域15可降低功耗。在本实施例中,这些发光区域15是直接提供用以形成彩色影像的光线。

[0105] 图5为依据本发明一实施例的数据提供电路的系统示意图。请参照图4及图5,在本实施例中,数据提供电路13包括位移暂存器210、输入暂存器220、数据锁存器230、电平移位器240、数字模拟转换器250及缓冲器260。位移暂存器210接收设定信号SET及时钟信号CLK,以依据设定信号SET及时钟信号CLK提供按序致能的多个触发信号STR。输入暂存器220耦接位移暂存器210,以接收按序致能的多个触发信号STR,并且接收多个显示数据(如红色显示数据XDR、绿色显示数据XDG及蓝色显示数据XDB)。接着,输入暂存器220依据按序致能的多个触发信号STR按序锁存及输出显示数据(如红色显示数据XDR、绿色显示数据XDG及蓝色显示数据XDB)。

[0106] 数据锁存器230耦接输入暂存器220且接收锁存致能信号LEN,以依据锁存致能信号LEN锁存及输出自输入暂存器220接收的显示数据(如红色显示数据XDR、绿色显示数据XDG及蓝色显示数据XDB)。电平移位器240耦接数据锁存器230,以接收来自数据锁存器230的显示数据(如红色显示数据XDR、绿色显示数据XDG及蓝色显示数据XDB),并且提供电平移位后的显示数据DLX及多个数字控制信号 S_{dit} ,其中所述多个数字控制信号 S_{dit} 可以是直接将显示数据(如红色显示数据XDR、绿色显示数据XDG及蓝色显示数据XDB)输出来形成。

[0107] 数字模拟转换器250耦接电平移位器240,以接收电平移位后的显示数据DLX,并且接收多个参考电压 V_{ref} ,以将显示数据DLX转换为模拟电平(即电压电平)后提供模拟驱动电压 V_{DX} 。缓冲器260耦接数字模拟转换器250,以接收模拟驱动电压 V_{DX} ,并且据此提供数据电压 V_{DATA} 。

[0108] 图6为依据本发明另一实施例的显示装置的系统示意图。请参照图4及图6,显示装置20大致上相同于显示装置10,其不同之处在于显示装置20还包括显示面板21。显示面板21配置有以阵列排列的多个液晶像素PX,并且各个发光区域15与这些液晶像素PX的部分重叠,以提供显示光至重叠的液晶像素PX。在本实施例中,显示面板21与发光区域15可以共用位移控制电路11。

[0109] 图7为依据本发明一实施例的显示装置的发光区域的驱动方法的流程图。请参照

图7,在本实施例中,驱动方法用以驱动显示装置的多个发光区域,这些发光区域个别具有一发光二极管,驱动方法包括下列步骤。在步骤S710中,接收数据电压以决定由驱动电压流经发光二极管的发光电流。在步骤S720中,接收与数据电压对应的多个数字控制信号,以调整驱动电压,其中反应数据电压的下降,驱动电压也随着下降。其中,步骤S710、S720的顺序为用以说明,本发明实施例不以此为限。并且步骤S710、S720的细节可参照图1A、1B、2、3A、3B、4-6的实施例所述,在此则不再赘述。

[0110] 综上所述,本发明实施例的显示装置及其发光区域的驱动方法,其接收与数据电压对应的多个数字控制信号,以调整驱动电压,并且反应数据电压的下降,驱动电压也随着下降。因此,当发光区域的发光灰阶值越低,可节省更多功率,但仍保持发光二极管的发光亮度。

[0111] 虽然本发明已以实施例公开如上,然其并非用以限定本发明,任何所属技术领域中技术人员,在不脱离本发明的构思和范围内,当可作些许的变动与润饰,故本发明的保护范围当视权利要求所界定者为准。

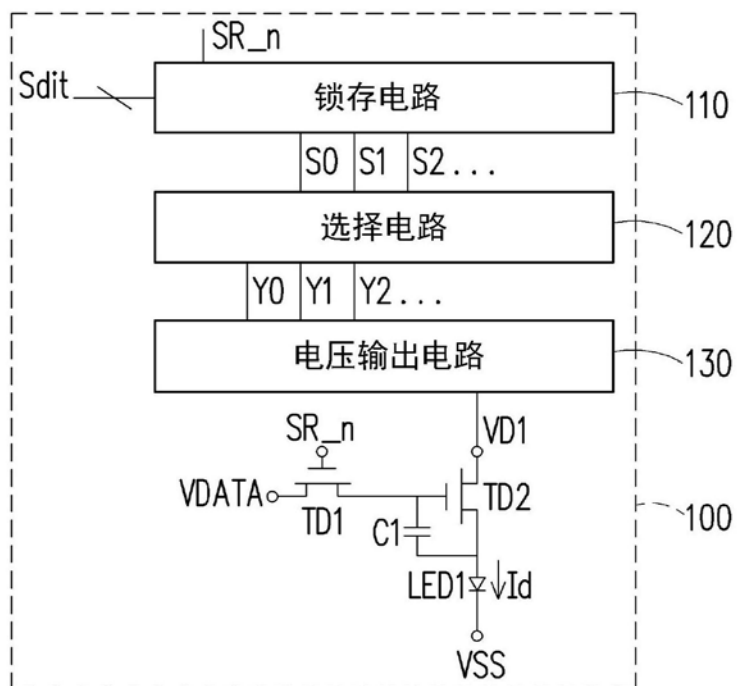


图1A

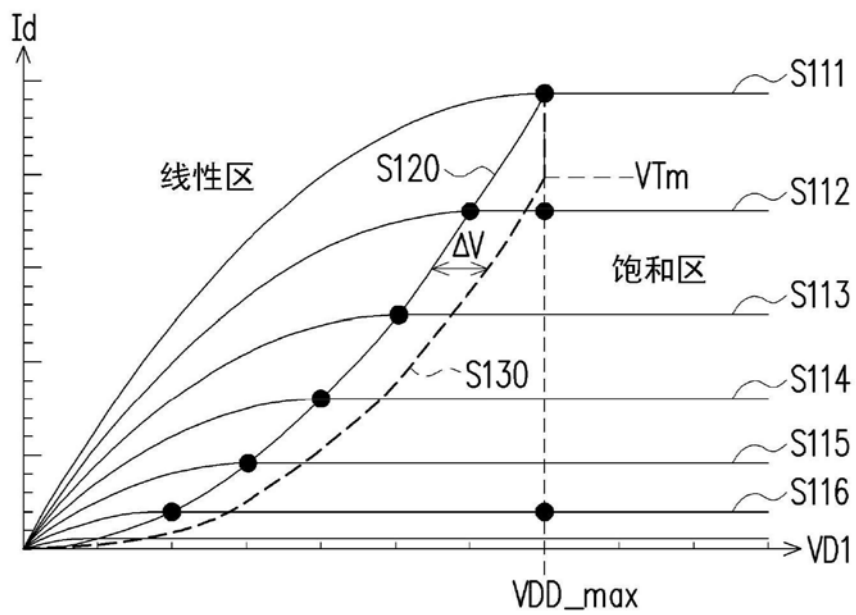


图1B

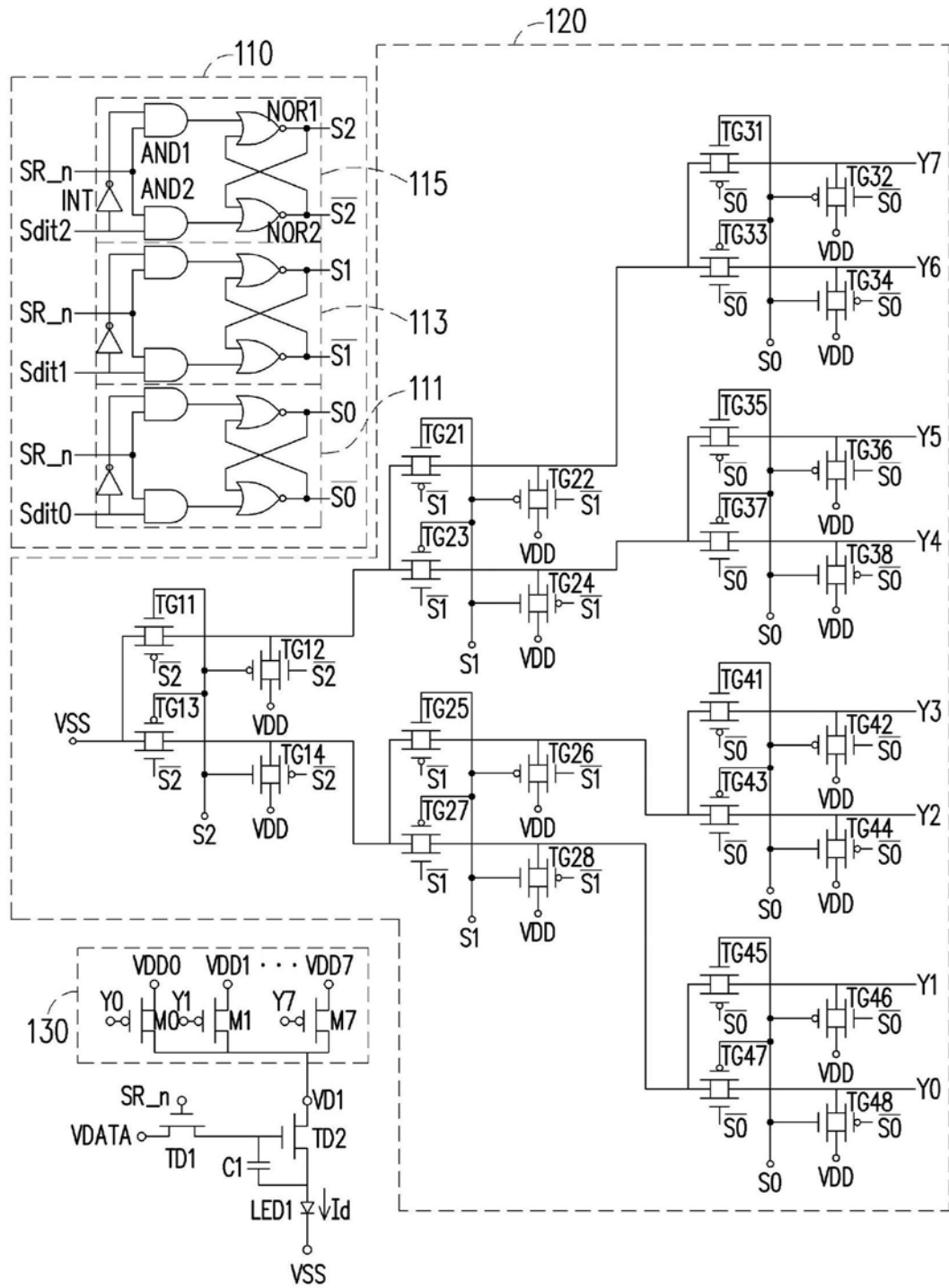


图2

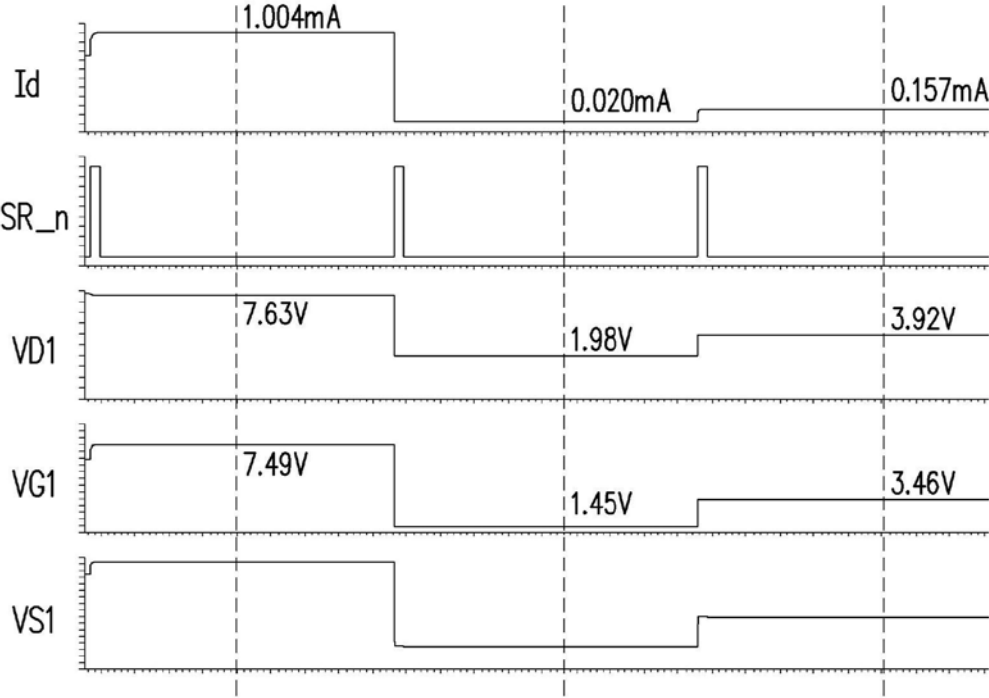


图3A

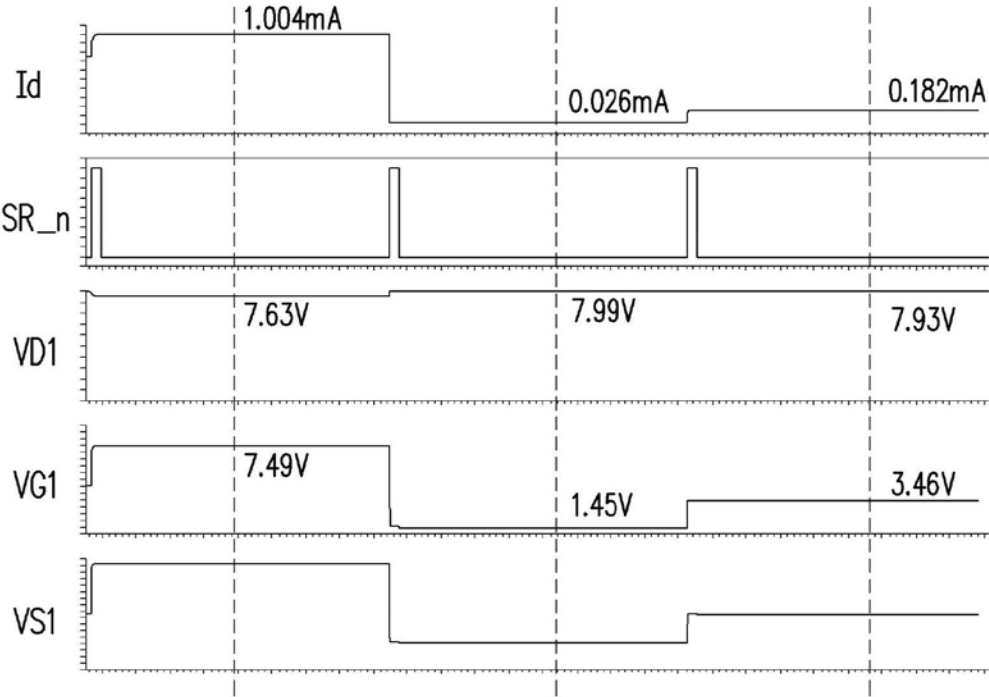


图3B

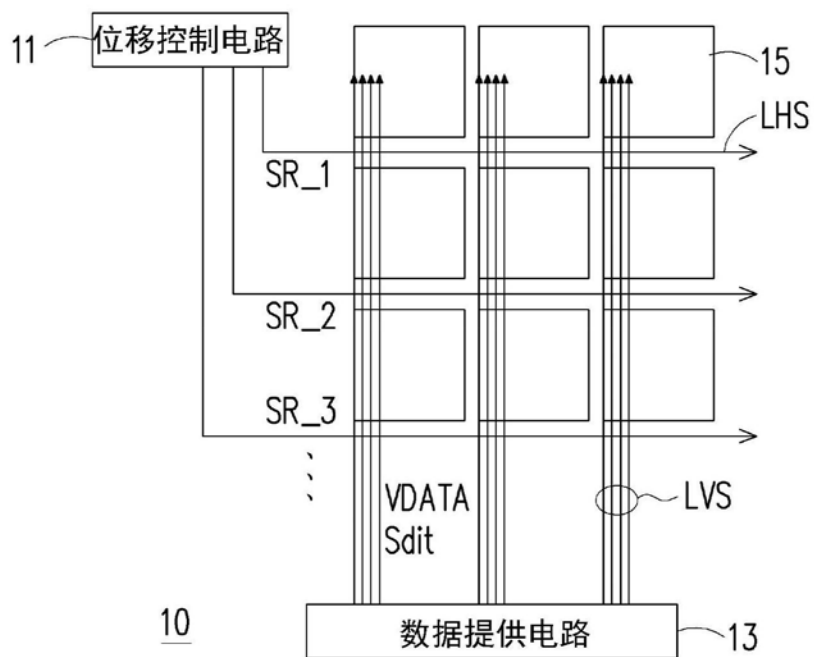


图4

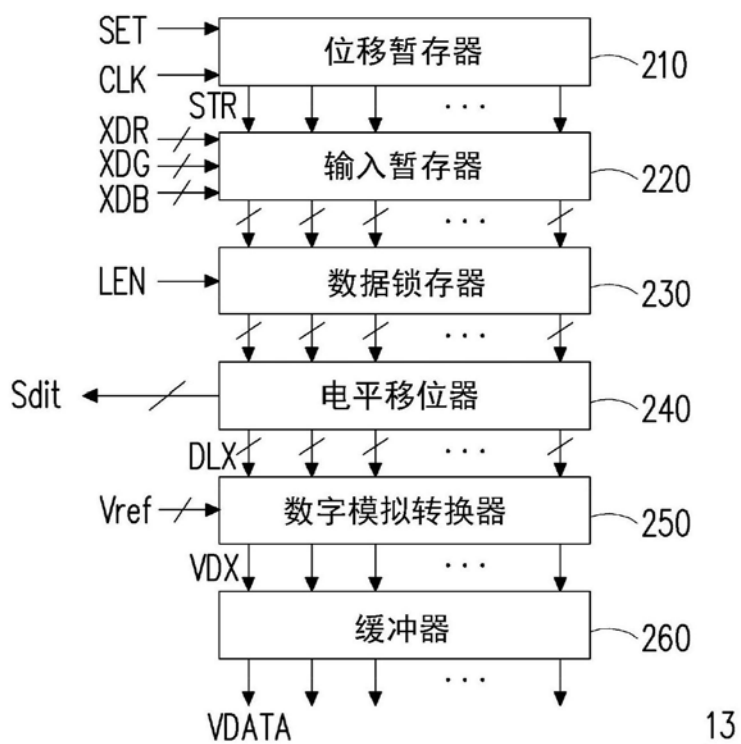


图5

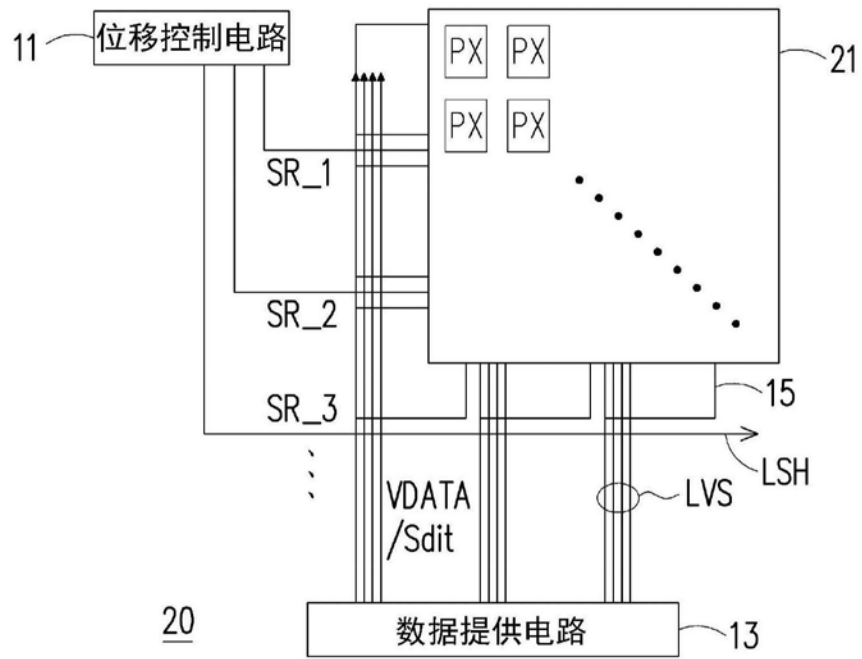


图6

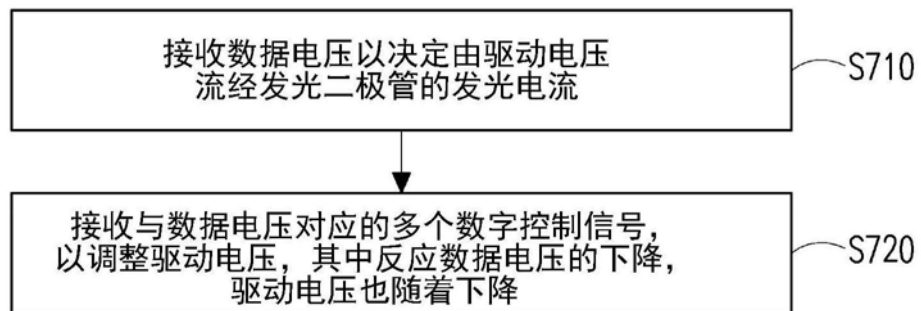


图7